

MEMORY CARD

Patent Number: JP1270191

Publication date: 1989-10-27

Inventor(s): TAKAHARA MASAHIRO

Applicant(s): NEC CORP

Requested Patent: JP1270191

Application Number: JP19880098208 19880422

Priority Number(s):

IPC Classification: G06K19/00 ; G06F12/14

EC Classification:

Equivalents:

Abstract

PURPOSE:To obtain a memory card capable of protecting data by providing an encoding/decoding circuit in the memory card.

CONSTITUTION:Between a buffer circuit 2 for temporarily storing the data inputted and outputted between the memory IC 3 and a connector 1, and the memory IC 3, the encoding/decoding circuit 10 is provided to encode or decode the data at the time of reading or writing the data based on the control of a control circuit 4. Accordingly, the data or an address are respectively coded or decoded at the time of passing the encoding/decoding circuit 10. Thereby, the memory card provided with a function for protecting the data can be obtained.

Data supplied from the esp@cenet database - I2

⑯ 公開特許公報 (A)

平1-270191 ✓

⑯ Int. Cl.

G 06 K 19/00
G 06 F 12/14

識別記号

320

庁内整理番号

P-6711-5B
B-7737-5B

⑬ 公開 平成1年(1989)10月27日

審査請求 未請求 請求項の数 1 (全3頁)

⑭ 発明の名称 メモリカード

⑮ 特願 昭63-98208

⑯ 出願 昭63(1988)4月22日

⑰ 発明者 高原 正晴 東京都港区芝5丁目33番1号 日本電気株式会社内

⑯ 出願人 日本電気株式会社 東京都港区芝5丁目33番1号

⑯ 代理人 弁理士 渡辺 喜平

明細書

メモリカードに関する。

【従来の技術】

第2図は、従来のメモリカードのブロック図、第3図は第2図に示すメモリカードの外観図である。なお、第3図に示す大きさおよび形状は一般規格のものを示している。

第2図において、1はカード端面に設けられたコネクタ、2はバッファ回路、3はメモリIC、4は制御回路である。

上記構成からなるメモリカードでは、カード端面のコネクタ1を通してデータバス信号5と、アドレスバス信号6と、制御信号7が入出力される。

そして、データバス信号5と、アドレスバス信号6は、バッファ回路2を通してメモリIC3に印加され、制御回路4の制御信号7によってメモリに対するデータリードまたはライトの動作がなされていた。

1. 発明の名称

メモリカード

2. 特許請求の範囲

コネクタを有するシート状膜体と、上記コネクタを通して入出力されるデータを記憶するメモリICと、このメモリICと上記コネクタとの間で入出力されるデータを一時記憶するバッファと、このバッファを介して上記メモリICに入出力されるデータの暗号化と復号化を行なう暗号化・復号化回路と、この暗号化・復号化回路と上記メモリICを制御する制御回路とを具備することを特徴とするメモリカード。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は、メモリカードに関し、特に、キーデータによるリードライトプロテクト機能を備えた

【解決すべき問題点】

上述した従来のメモリカードは、メモリのリード・ライトを自由に行なうことができたため、重要なデータや守秘データであっても、容易にリード・ライトができてしまうという問題点があった。

本発明は、上記問題点にかんがみてなされたもので、データをプロテクトする機能を備えたメモリカードの提供を目的とする。

【問題点の解決手段】

上記目的を達成するため、本発明のメモリカードは、コネクタを有するシート状筐体と、上記コネクタを通して入出力されるデータを記憶するメモリICと、このメモリICと上記コネクタとの間で入出力されるデータを一時記憶するバッファと、このバッファを介して上記メモリICに入出力されるデータの暗号化と復号化を行なう暗号化・復号化回路と、この暗号化・復号化回路と上記メモリICを制御する制御回路とを備えた構成と

、復号化回路10を通過する際、それぞれ暗号化、または復号化されることになる。このため、データは外部に対して暗号化される。なお、この暗号化または復号化は、キーデータに従い、制御回路4の制御のもとに行なわれる。

このように本実施例は、85.6mm×54.0mm×3.0mmのシート状筐体に、所定のメモリICとその周辺回路を内包するとともに、その一端面には外部接続用コネクタを有するメモリカードにおいて、メモリデータの読み出し時または書き込み時に、入力されたデータの暗号化または復号化を行なう機能を有している。

なお、本発明は上記実施例に限定されるものではなく、要旨の範囲内における種々変形例を含むものである。例えば、上述の実施例では、一般規格の大きさのシート状筐体を使用しているが、この大きさ、形状にとらわれるものでないことはいうまでもない。

してある。

すなわち、メモリデータの読み出し時あるいは書き込み時に、データの暗号化と復号化を行なう機能を備えている。

【実施例】

以下、図面にもとづいて本発明の実施例を説明する。

第1図は、本発明の一実施例に係るメモリカードのブロック図である。なお、従来例と共通または対応する部分については同一の符号で表す。

同図において、10は暗号化・復号化回路であり、バッファ回路2とメモリIC3の間に設置されている。

上記構成において、暗号化・復号化回路10は、制御回路4の制御にもとづいて、データのリード時あるいはライト時にデータを暗号化または復号化する。

従って、データあるいはアドレスがこの暗号化

【発明の効果】

以上説明したように本発明は、メモリカード内に暗号化・復号化回路を設けることにより、外部に対してデータが暗号化され、データを保護することが可能なメモリカードを提供できるという効果がある。

4. 図面の簡単な説明

第1図は本発明の一実施例に係るメモリカードのブロック図、第2図は従来のメモリカードのブロック図、第3図は第2図に示すメモリカードの外観図である。

1：コネクタ

2：バッファ回路

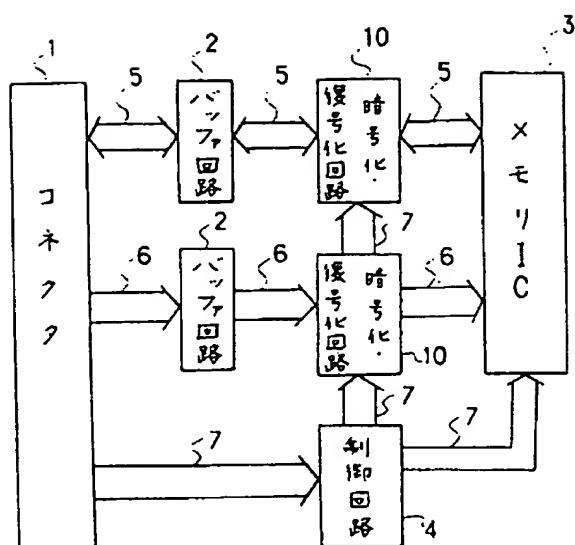
3：メモリIC

4：制御回路

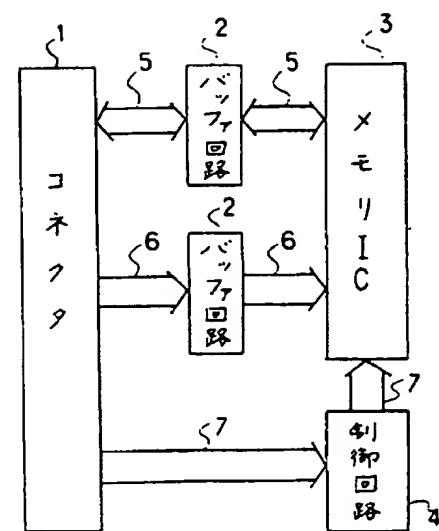
10：暗号化・復号化回路

代理人弁理士 渡辺喜平

第 1 圖



第 2 図



第 3 図

